

특 1996-0009155

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶ (11) 공개번호 특 1996-0009155
H01L 27/04 (43) 공개일자 1996년 03월 22일

(21) 출원번호 특 1994-0020909
(22) 출원일자 1994년 08월 24일
(71) 출원인 현대전자산업 주식회사 김주용
경기도 이천군 부발읍 아미리 산 136-1 (우: 467-860)
(72) 발명자 김주영
서울특별시 서초구 방배본동 725번지 삼호아파트 다동 601호
박주원
경기도 이천군 부발읍 사동리 현대사원아파트 109-203호
(74) 대리인 최승민, 신영무

심사청구 : 있음

(54) 반도체 소자의 전압 조정 회로

요약

본 발명은 메모리 소자의 전압 조정 회로에 관한 것으로, 음 전압 발생회로의 출력측에 고전압용 PMOS 트랜지스터의 접합점의 항복전압을 이용한 전압 조정 회로를 구성하여 음 전압 발생회로의 출력전압을 원하는 전압레벨로 조정할 수 있도록 한 반도체 소자의 전압 조정 회로에 관한 것이다.

도면

도 2

발명자

[발명의 명칭]

반도체 소자의 전압 조정 회로

[도면의 간단한 설명]

제1도는 본 발명에 따른 전압 조정 회로에 적용되는 고전압용 PMOS 트랜지스터의 단면도,

제2도는 본 발명에 따른 반도체 소자의 전압 조정 회로도,

제3A 내지 제3D도는 제2도의 동작을 설명하기 위한 각 노드(A 내지 D)의 파형도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1. Vcc 단자 및 음 전압 발생회로의 출력단자간에 접속되며 인에이블 신호를 입력으로 하는 제1 콘트를 회로와, 상기 음 전압 발생회로의 출력단자로부터 접속된 제2콘트를 회로와, 상기 Vcc 단자 및 접지간에 접속되며 상기 제2콘트를 회로의 출력 신호를 입력으로 하는 기준 전압 발생회로와, 상기 기준 전압 발생회로 및 Vcc 단자간에 접속되며 상기 제2콘트를 회로의 출력신호를 입력으로 하는 제3콘트를 회로와, 상기 음 전압 발생회로의 출력단자로부터 접속되며 상기 제3콘트를 회로의 출력신호를 입력으로 하는 전압 조정 회로로 구성되는 것을 특징으로 하는 반도체 소자의 전압 조정 회로.

청구항 2. 제1항에 있어서, 상기 제1콘트를 회로는 반전 게이트 소자 및 고 전압용 PMOS 트랜지스터가 직렬로 접속 구성되는 것을 특징으로 하는 반도체 소자의 전압 조정 회로.

청구항 3. 제1항에 있어서, 상기 제2콘트를 회로는 상기 음 전압 발생회로의 출력 단자 및 반전 게이트 소자간에 고 전압용 PMOS 트랜지스터가 병렬로 접속 구성되는 것을 특징으로 하는 반도체 소자의 전압 조정 회로.

청구항 4. 제1항에 있어서, 상기 기준 전압 발생 회로는 Vcc 단자 및 접지간에 접속된 기준 저항 및 NMOS 트랜지스터와, 상기 기준저항에 의해 동작되는 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 반도체 소자의 전압 조정 회로.

청구항 5. 제1항에 있어서, 상기 제3콘트를 회로는 상기 제2콘트를 회로의 출력신호를 반전시키는 반전 게이트 소자와, 상기 반전 게이트 소자의 출력 신호에 따라 상기 기준 전압 발생 회로의 출력을 상기 전압조정 회로에 공급되도록 구성되는 PMOS 트랜지스터와, 상기 제2콘트를 회로의 출력신호에 따라 Vcc전원

을 상기 전압조정 회로에 공급되도록 구성되는 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 반도체 소자의 전압 조정 회로.

참구항 6. 제 1항에 있어서, 상기 전압 조정 회로는 소스단자가 음 전압 발생회로의 출력단자에 접속되고, 게이트 단자는 접지에 접속되며, N-웰은 상기 기준 전압 발생회로에 접속되고, 드레인 단자는 개방상태로 되어 소스 단자와 N-웰이 P-N접합 다이오드로 동작되는 고 전압용 PMOS 트랜지스터로 구성되는 것을 특징으로 하는 반도체 소자의 전압 조정 회로.

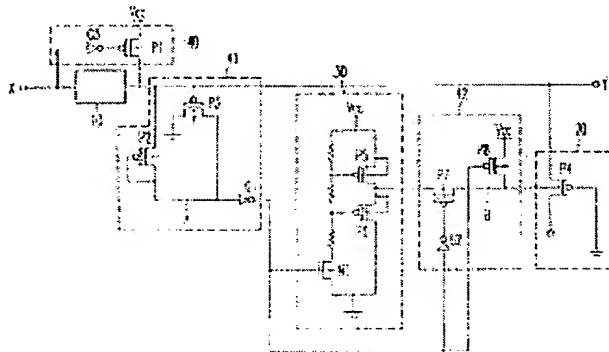
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면2



도 3

